

Best Available Copy

PATENT ABSTRACTS OF JAPAN

(11)Publication number :

11-008065

USPN 6,215,244

(43)Date of publication of application : 12.01.1999

is counterpart

(51)Int.Cl.

H05B 33/10

G09F 9/30

H05B 33/02

(21)Application number : 09-158762 (71)Applicant : CANON INC

(22)Date of filing : 16.06.1997 (72)Inventor : KURIBAYASHI MASAKI

UENO KAZUNORI

HASHIMOTO YUICHI

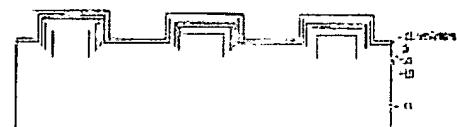
SENOO AKIHIRO

(54) MANUFACTURE OF ELECTROLUMINESCENT ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To form organic electroluminescent elements illuminating three primary colors on the same substrate in vacuum without exposing to the atmosphere by peeling off a laminated body of a first conducting film, an electroluminescent film, and a second conducting film from a monocrystal silicon substrate, and forming the laminated body on a first base material.

SOLUTION: A porous Si layer 12 is formed by anodically forming a monocrystal Si substrate 11 with a rugged surface, and an ITO film 21 is formed thereon in a vapor deposition process. A laminated body of a hole injection layer, a luminescent layer, and an Alq₃ layer to be an EL layer 3 is formed on the ITO layer 21 to be a transparent electrode with a vapor deposition device. A mixed metal electrode of magnesium and silver is laminated on the EL layer 3 by vapor deposition to form a counter electrode 41. The stuck substrate is piled up with an Si substrate 11 through an adhesive electric connector in a dry nitrogen chamber to closely laminating them. Stress is applied to both substrates so that both substrates are peeled off from the boundary of the porous Si layer 12 to peel off both substrates.



[Date of request for examination] 20.11.2000
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 3466876
[Date of registration] 29.08.2003
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平11-8065

(43) 公開日 平成11年(1999)1月12日

(51) Int.Cl.⁹ 識別記号
H 05 B 33/10
G 09 F 9/30 365
H 05 B 33/02

F I
H 0 5 B 33/10
C 0 9 F 9/30 3 6 5 B
H 0 5 B 33/02

審査請求 未請求 請求項の数31 O.L (全 13 頁)

(21) 出願番号 特願平9-158762

(22) 出願日 平成9年(1997)6月16日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 粟林 正樹

東京都大田区下丸子

ン株式会社内

(72) 発明者 上野 和則

東京都大田区下丸子

ン株式会社内

(72) 発明者 橋本 雄一

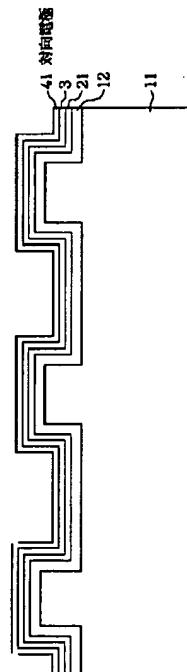
最終頁に統ぐ

(54) 【発明の名称】 エレクトロ・ルミネセンス素子の製造法

(57) 【要約】

【課題】 三原色発光の有機エレクトロ・ルミネセンスを同一基板上に形成する時、全工程にわたって、大気に晒すことなく、真空中、減圧空間内又は乾燥窒素雰囲気中で、実施できる様になしたエレクトロ・ルミネセンスの製造法を提供することにある。

【解決手段】 結晶シリコン基板の表面を多孔質化させ、多孔質シリコン膜を形成し、該多孔質シリコン膜上に第1導電膜を形成し、該第1導電膜上にエレクトロ・ルミネセンス膜を形成し、該エレクトロ・ルミネセンス膜上に第2導電膜を形成し、第1導電層と、エレクトロ・ルミネセンス膜と、第2導電膜との積層体を単結晶シリコン基板から剥離し、該積層体を第1基材上に設けることを特徴とするエレクトロ・ルミネセンス素子の製造法。



【特許請求の範囲】

【請求項1】 結晶シリコン基板の表面を多孔質化させ、多孔質シリコン膜を形成し、該多孔質シリコン膜上に第1導電膜を形成し、該第1導電膜上にエレクトロ・ルミネセンス膜を形成し、該エレクトロ・ルミネセンス膜上に第2導電膜を形成し、第1導電層と、エレクトロ・ルミネセンス膜と、第2導電膜との積層体を単結晶シリコン基板から剥離し、該積層体を第1基材上に設けることを特徴とするエレクトロ・ルミネセンス素子の製造法。

【請求項2】 前記結晶シリコン基板の表面は、凹凸形状をなしている請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項3】 前記多孔質シリコン膜は、結晶シリコン基板上に島状に分布されている請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項4】 前記第1基材は、第3導電膜が設けられ、該第3導電膜と前記積層体の第2導電膜とを電気的に接続させる工程を有する請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項5】 前記電気的に接続させる工程は、接着性導電材によってなされる請求項4記載のエレクトロ・ルミネセンス素子の製造法。

【請求項6】 前記第3導電膜は、ストライプ形状をなしている請求項4記載のエレクトロ・ルミネセンス素子の製造法。

【請求項7】 第4導電膜を設けた第2基材を用意し、該第4導電膜と前記第1導電膜とを電気的に接続させる工程を有する請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項8】 前記第4導電膜はストライプ形状をなしている請求項6記載のエレクトロ・ルミネセンス素子の製造法。

【請求項9】 前記第1基材は、ストライプ形状の第3導電膜が設けられ、該第3導電膜と前記積層体の第2導電膜とを電気的に接続させる工程、及びストライプ形状の第4導電膜を設けた第2基材を用意し、該第3の導電膜のストライプ形状に対して交差配意し、該第4導電膜と前記第1導電膜とを電気的に接続させる工程を有する請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項10】 前記剥離工程後の第1導電膜を研磨する工程を有する請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項11】 前記エレクトロ・ルミネセンス膜は、有機エレクトロ・ルミネセンス膜である請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項12】 前記第1導電膜は、陰極をなし、前記第2導電膜は、陽極をなす請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項13】 前記第1導電膜は、透明導電膜であり、前記第2導電膜は、金属膜である請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項14】 前記第1基材は、アクティブマトリクス駆動用薄膜トランジスタ回路を備え、該回路のドレイン部と前記第2導電膜とを電気的に接続させる工程を有する請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項15】 前記電気的に接続させる工程は、接着性導電材によってなされる請求項14記載のエレクトロ・ルミネセンス素子の製造法。

【請求項16】 前記第1基材は、アクティブマトリクス駆動用薄膜トランジスタ回路を備え、該回路のドレイン部と前記第2導電膜とを電気的に接続させる工程、及びコモン電極となる導電膜を設けた第2基材を用意し、該導電膜と前記第1導電膜とを電気的に接続させる工程を有する請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項17】 透孔を有する前記第1基材を用意し、該透孔中に接着性導電材を配置する工程、透孔中の接着性導電材と前記第2導電膜とを接着させる工程、及びアクティブマトリクス用薄膜トランジスタ回路を備えた第2基材を用意し、該回路のドレイン部と前記接着性導電材とを接着させる工程を有する請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項18】 透孔を有する前記第1基材を用意し、該透孔中に接着性導電材を配置する工程、透孔中の接着性導電材と前記第2導電膜とを接着させる工程、アクティブマトリクス用薄膜トランジスタ回路を備えた第2基材を用意し、該回路のドレイン部と前記接着性導電材とを接着させる工程、及びコモン電極となる導電膜を設けた第3基材を用意し、該導電膜と前記第1導電膜とを電気的に接続させる工程を有する請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項19】 前記結晶シリコン基板は、少なくともその表面が単結晶シリコン又は多結晶シリコンによって覆われている請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項20】 前記結晶シリコン基板は、単結晶シリコン基板である請求項1記載のエレクトロ・ルミネセンス素子の製造法。

【請求項21】 結晶シリコン基板の表面を多孔質化させ、多孔質シリコン膜を形成し、該多孔質シリコン膜上に第1導電膜を形成し、該第1導電膜上にエレクトロ・ルミネセンス膜を形成し、該エレクトロ・ルミネセンス膜上に第2導電膜を形成し、第1導電層と、エレクトロ・ルミネセンス膜と、第2導電膜との積層体を単結晶シリコン基板から剥離し、該積層体を第1基材上に設け、続いて、前記エレクトロ・ルミネセンス膜とは異種のエレクトロ・ルミネセンス膜を用いる外は、前記全工程を

一回又は複数回繰返すことを特徴とするエレクトロ・ルミネセンス素子の製造法。

【請求項22】前記全工程を3回繰返し、前記異種エレクトロ・ルミネセンス膜をそれぞれ赤色発光、緑色発光及び青色発光となす請求項21記載のエレクトロ・ルミネセンス素子の製造法。

【請求項23】前記エレクトロ・ルミネセンス膜は、有機エレクトロ・ルミネセンスによって得られた膜である請求項21又は22記載のエレクトロ・ルミネセンス素子の製造法。

【請求項24】前記第1導電膜は、陰極をなし、前記第2導電膜は、陽極となす請求項21記載のエレクトロ・ルミネセンス素子の製造法。

【請求項25】前記結晶シリコン基板は、少なくともその表面が単結晶シリコン又は多結晶シリコンによって覆われている請求項21記載のエレクトロ・ルミネセンス素子の製造法。

【請求項26】前記結晶シリコン基板は、単結晶シリコン基板である請求項21記載のエレクトロ・ルミネセンス素子の製造法。

【請求項27】剥離層を有する第1基材上に、該剥離層に密着させて第1導電膜を形成し、該第1導電膜上にエレクトロ・ルミネセンス膜を形成し、該エレクトロ・ルミネセンス膜上に第2導電膜を形成し、第1導電層と、エレクトロ・ルミネセンス膜と、第2導電膜との積層体を第1基材から剥離し、該積層体を別に用意した第2基材上に貼り付けることを特徴とするエレクトロ・ルミネセンス素子の製造法。

【請求項28】前記第1基材は、単結晶シリコン基板である請求項27記載のエレクトロ・ルミネセンス素子の製造法。

【請求項29】前記剥離層は、多孔質シリコン膜である請求項27記載のエレクトロ・ルミネセンス素子の製造法。

【請求項30】前記結晶シリコン基板の表面は、凹凸形状をなしている請求項28記載のエレクトロ・ルミネセンス素子の製造法。

【請求項31】前記多孔質シリコン膜は、結晶シリコン基板上に島状に分布されている請求項29記載のエレクトロ・ルミネセンス素子の製造法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、エレクトロ・ルミネセンス素子の製造法に関し、特に、長時間に亘った安定発光を実現した有機エレクトロ・ルミネセンス素子の製造法に関する。

【0002】

【従来の技術】有機エレクトロ・ルミネセンスとして、例えば特開平6-256759号公報、特開平6-136360号公報、特開平6-188074号公報、特開

平6-192654号公報や特開平8-41452号公報に開示されたものが知られている。

【0003】また、これらの有機エレクトロ・ルミネセンスは、例えば特開平8-241048号公報に記載の薄膜トランジスタによって駆動することが知られている。

【0004】

【発明が解決しようとする課題】しかしながら、有機エレクトロ・ルミネセンスは、その成膜の工程中において、大気、特に僅かの水分を含む大気に晒されるだけで、発光時間が大幅に短縮されてしまい、この事が実用化の上で、大きな障害となっていた。

【0005】特に、フルカラー表示のためには、赤色、緑色及び青色の三原色の発光を必要とするため、それぞれの色を発光する3種の有機エレクトロ・ルミネセンス膜を用意し、カラーフィルターの製造プロセス技術などで使用されているフォトリソプロセスを採用することによって、所定のパターニングされた有機エレクトロ・ルミネセンス素子を作成することが行なわれていたが、フォトリソプロセスは、大気中で実施することが必要であり、さらにこのプロセスは、湿式である場合が多いので、実質上、有機エレクトロ・ルミネセンスには、フォトリソプロセスによるパターニングを採用できない、という問題点を有していた。

【0006】このため、三原色を同一基板上で発光させることができるエレクトロ・ルミネセンス素子の実用化は、なされていないのが現状であった。

【0007】本発明の目的は、前述の問題点を解消したエレクトロ・ルミネセンス素子、特に、エレクトロ・ルミネセンス素子の製造法を提供することにある。

【0008】本発明の別の目的は、三原色発光の有機エレクトロ・ルミネセンスを同一基板上に形成することができ、同時に、長時間の連続した安定高輝度発光を実現したエレクトロ・ルミネセンス素子の製造法を提供することにある。

【0009】本発明の別の目的は、三原色発光の有機エレクトロ・ルミネセンスを同一基板上に形成する時、全工程にわたって、大気に晒すことなく、真空中、減圧空間内又は乾燥窒素雰囲気中で、実施できる様になした有機エレクトロ・ルミネセンスの製造法を提供することにある。

【0010】

【課題を解決するための手段】本発明は、第1に、単結晶シリコン基板の表面を多孔質化させ、多孔質シリコン膜を形成し、該多孔質シリコン膜上に第1導電膜を形成し、該第1導電膜上にエレクトロ・ルミネセンス膜を形成し、該エレクトロ・ルミネセンス膜上に第2導電膜を形成し、第1導電層と、エレクトロ・ルミネセンス膜と、第2導電膜との積層体を単結晶シリコン基板から剥離し、該積層体を第1基材上に設けるエレクトロ・ルミ

ネセンス素子の製造法に、第1の特徴を有し、第2に、単結晶シリコン基板の表面を多孔質化させ、多孔質シリコン膜を形成し、該多孔質シリコン膜上に第1導電膜を形成し、該第1導電膜上にエレクトロ・ルミネセンス膜を形成し、該エレクトロ・ルミネセンス膜上に第2導電膜を形成し、第1導電層と、エレクトロ・ルミネセンス膜と、第2導電膜との積層体を単結晶シリコン基板から剥離し、該積層体を第1基材上に設け、続いて、前記エレクトロ・ルミネセンス膜とは異種のエレクトロ・ルミネセンス膜を用いる外は、前記全工程を一回又は複数回繰返すことを特徴とするエレクトロ・ルミネセンス素子の製造法に、第2の特徴を有する。

【0011】また、本発明は、第3の特徴として、剥離層（例えば、多孔質シリコン膜など）を有する第1基材（例えば、単結晶シリコン基板、多結晶シリコン膜を表面にもつ単結晶シリコン基板など）上に、該剥離層に密着させて第1導電膜を形成し、該第1導電膜上にエレクトロ・ルミネセンス膜を形成し、該エレクトロ・ルミネセンス膜上に第2導電膜を形成し、第1導電層と、エレクトロ・ルミネセンス膜と、第2導電膜との積層体を第1基材から剥離し、該積層体を別に用意した第2基材上に貼り付けるエレクトロ・ルミネセンス素子の製造法に、第3の特徴がある。

【0012】本発明において、前記結晶シリコン基板の表面は、凹凸形状をなしているのが好ましい。

【0013】本発明において、前記多孔質シリコン膜は、結晶シリコン基板上に島状に分布されているのが好ましい。

【0014】本発明において、前記第1基材は、第3導電膜が設けられ、該第3導電膜と前記積層体の第2導電膜とを電気的に接続させる工程を有するのが好ましい。

【0015】本発明において、前記電気的に接続させる工程は、接着性導電材によってなされるのが好ましい。

【0016】本発明において、前記第3導電膜は、ストライプ形状をなしているのが好ましい。

【0017】本発明において、第4導電膜を設けた第2基材を用意し、該第4導電膜と前記第1導電膜とを電気的に接続させる工程を有するのが好ましい。

【0018】本発明において、前記第1基材は、ストライプ形状の第3導電膜が設けられ、該第3導電膜と前記積層体の第2導電膜とを電気的に接続させる工程、及びストライプ形状の第4導電膜を設けた第2基材を用意し、該第3の導電膜のストライプ形状に対して交差配意し、該第4導電膜と前記第1導電膜とを電気的に接続させる工程を有するのが好ましい。

【0019】本発明において、前記剥離工程後の第1導電膜を研磨する工程を有するのが好ましい。

【0020】本発明において、前記エレクトロ・ルミネセンス膜は、有機エレクトロ・ルミネセンス膜であるのが好ましい。

【0021】本発明において、前記第1導電膜は、陰極をなし、前記第2導電膜は、陽極をなすのが好ましい。

【0022】本発明において、前記第1導電膜は、透明導電膜であり、前記第2導電膜は、金属膜であるのが好ましい。

【0023】本発明において、前記第1基材は、アクティブマトリクス駆動用薄膜トランジスタ回路を備え、該回路のドレイン部と前記第2導電膜とを電気的に接続させる工程を有するのが好ましい。

【0024】本発明において、前記第1基材は、アクティブマトリクス駆動用薄膜トランジスタ回路を備え、該回路のドレイン部と前記第2導電膜とを電気的に接続させる工程、及びコモン電極となる導電膜を設けた第2基材を用意し、該導電膜と前記第1導電膜とを電気的に接続させる工程を有するのが好ましい。

【0025】本発明において、透孔を有する前記第1基材を用意し、該透孔中に接着性導電材を配置する工程、透孔中の接着性導電材と前記第2導電膜とを接着させる工程、及びアクティブマトリクス用薄膜トランジスタ回路を備えた第2基材を用意し、該回路のドレイン部と前記接着性導電材とを接着させる工程を有するのが好ましい。

【0026】本発明において、透孔を有する前記第1基材を用意し、該透孔中に接着性導電材を配置する工程、透孔中の接着性導電材と前記第2導電膜とを接着させる工程、アクティブマトリクス用薄膜トランジスタ回路を備えた第2基材を用意し、該回路のドレイン部と前記接着性導電材とを接着させる工程、及びコモン電極となる導電膜を設けた第3基材を用意し、該導電膜と前記第1導電膜とを電気的に接続させる工程を有するのが好ましい。

【0027】本発明において、前記全工程を3回繰返し、前記異種エレクトロ・ルミネセンス膜をそれぞれ赤色発光、緑色発光及び青色発光となすのが好ましい。

【0028】本発明において、前記結晶シリコン基板は、少なくともその表面が単結晶シリコン又は多結晶シリコンによって覆われているのが好ましい。

【0029】本発明において、前記結晶シリコン基板は、単結晶シリコン基板であるのが好ましい。

【0030】

【発明の実施の形態】本発明を実施例に従って説明する。以下、本明細書において、エレクトロ・ルミネセンスを「E.L.」と記載する。

【0031】（実施例1）この実施例によるE.L.素子の製造法においては、まず、図1に示すように、表面凹凸形成した単結晶Si（シリコン）基板1-1を陽極化成（陽極酸化）することにより多孔質Si層1-2を形成する。この陽極化成法による多孔質Si層1-2の形成方法はよく知られており（例えば、応用物理第57巻、第1号、第1710頁（1988））、例えば、電流密度

を30mAとし、陽極化成溶液としてHF:H₂O:C₂H₅OH=1:1:1を用いた場合、得られる多孔質層Si12の厚さは5~50μm、多孔度(porosity)は10~50%である。この多孔質Si層12の厚さは、単結晶Si基板11を繰り返し使用する観点からは、この単結晶Si基板11の厚さの減少を少なくし、使用可能回数を多くするために、可能な限り薄くすることが望ましく、好適には5~15μm、例えば約10μmを選ばれる。また、単結晶Si基板11は、陽極化成によりその上に多孔質Si層12を形成する観点からはp型であることが望ましいが、n型であっても、条件設定によっては多孔質Si層12を形成することが可能である。

【0032】単結晶Si基板1の表面凹凸は、例えばEL表示に適用した際の画素の大きさ、密度に対応させねばよい。また、カラーEL素子に適用する場合には、凸部のピッチを3倍長に設定すればよい。

【0033】また、凸部の高さは、多孔質Si層12の膜厚の数値より大きい数値、好ましくは2倍~20倍程度に設定される。

【0034】次に、図1の多孔質Si層12の上に、図2のITO膜21を蒸着法により100nm厚で成膜した。

【0035】次に、このITO膜21を設けたSi基板を市販の蒸着装置(日本真空技術(株)製)の基板ホルダに固定して、モリブデン製の抵抗加熱ポートにN,N'-ビス(3-メチルフェニル)-N,N'-ジフェニル[1,1'-ビフェニル]-4-4'-ジアミン(TPD)を200mg入れ、また違うモリブデン製ポートに4,4'-ビス(2,2'-ジフェニルビニル)ビフェニル(DPVBi)を200mg入れて真空層を1×10⁻⁴Paまで減圧した。その後、TPD入りの上記ポートを215~220°Cまで加熱し、TPDを蒸着速度0.1~0.3nm/sでSi基板上に蒸着して、図3の膜厚60nmの正孔注入層31を成膜した。このときの基板温度は室温であった。これを真空槽から取り出ことなく、正孔注入層31の上に、もう一つのポートよりDPVBiを発光層32として40nm積層蒸着した。蒸着条件はポート温度が240°Cであり、蒸着速度は0.1~0.3nm/s、基板温度は室温であった。これを真空槽から取り出して、上記発光層の上にステンレススチール製のマスクを設置し、再び基板ホルダに固定した。次に、モリブデン製ポートにトリス(8-キノリノール)アルミニウム(A1q₃)を200mg入れて真空槽に装着した。さらに、モリブデン製の抵抗加熱ポートにマグネシウムリボンを1g入れ、また違うタンクスチーン製のバケットに銀ワイヤを500mg入れ蒸着した。その後、真空槽を1×10⁻⁴Paまで減圧してから、A1q₃の入ったポートを230°Cまで加熱し、A1q₃層33を0.01~0.03nm/sの蒸

着速度で20nm蒸着した。

【0036】この結果、多孔質Si層12の上に、透明電極となるITO膜21上にEL層3となる正孔注入層31、発光層32とA1q₃層33との積層体が形成された。

【0037】さらに、銀を0.01nm/sの蒸着速度で同時に抵抗加熱法により、もう一方のモリブデンポートからマグネシウムを1.4nm/sの蒸着速度で蒸着し始めた。上記条件でマグネシウムと銀の混合金属電極をEL層3の上に150nmの厚さで積層蒸着し、図4の対向電極41とした。この素子を乾燥窒素中にて、0Vから10V、0Vから-10Vへ0.5V間隔で5秒ずつで印加し、エージングを行なった。

【0038】次に、図5に図示する貼合せ基板51を乾燥窒素チャンバ内に保持する。この際、基板51には、予めストライプ形状の金属(銀、アルミニウム、金、プラチナ、銅等)電極52が、前述において作成した凸部の位置に対応させて配置されており、さらに各ストライプ形状の金属電極52の上に、前述の凸部のピッチと同一ピッチで熱硬化性導電接着剤又は紫外線若しくは電子線硬化性導電接着剤などの接着性電気接続体53が配置されている。

【0039】接着性電気接続体53は、エポキシ系又はフェノール系熱硬化接着剤又は紫外線若しくは電子性硬化性接着剤中にカーボン粒子、銀粒子や銅粒子の様な導電性粒子が分散含有された導電性接着剤を用い、これをスクリーン印刷法、オフセット印刷法又はディスペンサー塗布法などの採用によって、ストライプ状金属電極53の上に塗布、乾燥させることによって得られる。

【0040】上述の導電性接着剤中には、界面接着力を増強するために、N-(2-アミノエチル)-3-アミノプロピルメチルジメトキシシラン、N-(2-アミノエチル)-3-アミノプロピルトリメトキシシラン、3-アミノプロピルトリメトキシシラン、3-アミノプロピルメチルジエトキシシラン、3-グリシドキシプロピルトリメトキシシランなどのシランカップリング剤を含有させることができる。

【0041】次に、図4にて作成した単結晶Si基板11を上述した貼合せ基板51がセットされている乾燥窒素チャンバ内に真空チャンバから移動により搬入させ、該乾燥窒素チャンバ内の所定位置に保持した。

【0042】次いで、該乾燥窒素チャンバに予め取り付けておいたアームに固定し、アームを移動させて、該アームの位置を図4にて作成した貼合せ基板51に対して、単結晶Si基板11の上の対向電極41と貼合せ基板51の上の接着性電気接続体53とが対向配置する位置まで移動させ、次いで該Si基板11と該貼合せ基板51とを密着重ね合せた。

【0043】次いで、接着性電気接続体53によって、両基板11と51との接着が所定の条件(熱印加又は紫

外線電子線照射)によってなされた。

【0044】次いで、貼合せられた両基板11と51とが多孔質Si膜12を境にして剥離する様に、両基板11と51とに互いに平行方向に応力を印加した。この結果、両基板11と51とは、多孔質Si膜12から剥離し、貼合せ基板51の接着性電気接続体53の上に、対向電極41、EL3と透明電極ITO膜21との積層物が転写された。この際、多孔質Si膜12には、剥離前にくさびを打ち込んだりすることによって、剥離工程が容易に実施できる様に前処理を施するのが好ましい。

【0045】しかし後に、剥離後の貼合せ基板51を乾燥窒素を充填したメカニカル研磨室に搬入し、そこで剥離後の透明電極ITO膜21上に残っていた多孔質Si膜を研磨布をパッドに取り付けたメカニカル研磨機によって除去した。

【0046】次いで、図6に図示するもう1枚の対向貼合せ基板61を乾燥窒素チャンバ内にセットした。この対向貼合せ基板61には、剥離後の貼合せ基板51上の研磨された透明電極ITO膜21の位置が対向する位置で、前述のストライプ形状金属膜52のストライプ長手方向と交差する様に、ストライプ形状のITO膜が予め設けられている。

【0047】さらに、この対向貼合せ基板61の周囲には、封用接着剤となるエポキシ系接着剤やフェノール系接着剤がスクリーン印刷法又はディスペンサー塗布法などによって事前に塗布されている。

【0048】この乾燥窒素チャンバ内に、前述の工程で作成しておいたEL3を備える貼合せ基板61を搬入せしめ、所定のアーム動作によって、ストライプ形状ITO膜62と貼合せ基板51上に転写された透明電極ITO膜21とが対向する様に、両板貼合せ基板51と61とを重ね合せ、両基板51と61とを加熱圧着させて、封用接着剤によって封止、貼合せた。

【0049】こうして、作成した単純マトリックス駆動用EL装置を図7-図10に図示する駆動装置によって駆動したところ、良好な動画発光EL表示が20日以上の長期間に亘った連続高輝度発光の基に、得られた。

【0050】図8は、一水平走査期間(1H)内の走査信号線に印加する走査選択信号及び走査非選択信号、並びに情報信号線に印加する発光信号及び非発光信号の電圧波形を図示している。走査選択信号の第1位相は、電圧 $2V_0$ に設定し、第2位相は、電圧0に設定されている。また、この際、第1位相電圧は、電圧 $2V_0$ 以上であってもよい。走査非選択信号は、第1位相及び第2位相において、電圧0に設定されている。この際、電圧0に対して、順バイアス方向、又は逆バイアス方向にDC成分を付与することもできる。また、第1位相電圧を電圧0に設定し、第2位相電圧を電圧 $2V_0$ に設定してもよい。この際、図7の発光信号は、非発光信号として機能し、また非発光信号は発光信号として機能することに

なる。

【0051】発光信号は、走査選択信号の第1位相の電圧 $2V_0$ パルスに同期して電圧 $-V_0$ の発光誘発信号が設定され、順バイアス方向の発光閾値電圧 $2V_0$ 以上の電圧 $3V_0$ がELに印加されて、発光状態を生じる。更に、発光信号は、走査選択信号の第2位相の電圧0に同期して、電圧 V_0 が印加され、この時のELには、電圧 $-V_0$ が印加されるが、非発光状態となる。

【0052】非発光信号は、走査選択信号の第1位相電圧及び第2位相電圧に同期して印加された時、それぞれ電圧 V_0 が印加され、非発光状態を生じる。

【0053】一方、走査非選択信号の印加時(非選択期間)には、ELには、発光信号又は非発光信号の何れかが情報信号線から受信されるので、発光信号及び非発光信号を構成する電圧 V_0 及び電圧 $-V_0$ によって形成されるAC電圧が印加されることになる。

【0054】図9は、図7に図示する発光状態を生じさせた時の走査選択信号、並びに発光信号及び非発光信号のタイミング・チャートである。図10は、この時の各交差部のELに印加される電圧のタイミング・チャートであり、非選択期間中のELには、閾値電圧以下のAC電圧が印加された状態を図示している。

【0055】(実施例2)前記実施例1で用いた凹凸面の単結晶Si基板に代えて、平滑面の単結晶Si基板を用い、多孔質Si膜形成用陽極化成時に凹部に対応する位置のみにマスクを施し、凸部に対応する位置のみを陽極化成し、多孔質膜を形成したほかは、実施例1と同様の方法に沿って、単純マトリックス駆動用EL装置を作成した。

【0056】本実施例で作成した装置は、良好な動画発光EL表示の20日以上の連続高輝度発光がなされた。

【0057】(実施例3)前記実施例1で用いた単結晶Si基板に代えて単結晶Si基板表面に絶縁膜SiO₂を作成した上に多結晶Si膜を形成した基板を用いたほかは、実施例1と同様の方法に沿って、単純マトリックス駆動用EL装置を作成した。

【0058】本実施例で作成した装置は、良好な動画発光EL表示が20日以上の連続高輝度発光にもとづいてなされた。

【0059】(実施例4)前記実施例1で用いた凹凸単結晶Si基板の凸部ピッチを3倍長に設定し、赤色発光用EL(REL)、緑色発光用EL(GEL)及び青色発光用EL(BEL)をそれぞれ用い、実施例1の工程を3回繰返すことによってREL、GEL及びBEL三原色発光ELを備えた単純マトリックス駆動用EL装置を作成した。

【0060】本実施例で作成した装置によってフルカラーEL発光による動画表示を行なったところ、20日以上の連続高輝度表示が得られた。

【0061】(実施例5)前記実施例1において図4に

図示する単結晶Si基板と同一のものを作成し、これを乾燥窒素チャンバ内にアームに載せて搬入させた。該チャンバ内には、予め図11に図示する貼合せ基板111がセットされている。

【0062】この貼合せ基板111には、単結晶Si基板の凸部と対応する位置に透孔112が設けられている。そして、これら透孔112毎に接着剤性電気接続体となる導電ペースト剤121が上下とも図12の如く山なり状に注入配置されている。

【0063】透孔121と対向電極41とが相対向する様に、この貼合せ基板111と図4に図示する単結晶Si基板とを重ね合せ、両基板を圧着加熱した。

【0064】次いで、貼合せ基板111を単結晶Si基板11上の多孔質Si膜12から剥離し、貼合せ基板11の側に透明電極ITO膜21、EL3と対向電極41との積層物を転写させた。

【0065】次いで、同一の乾燥窒素チャンバ内に装填しておいた図13-図16のTFT基板のドレイン電極パッド毎に接着性電気接続体131を設けた。このTFT基板上の接着性電気接続体131と上述の貼合せ基板111の下面122上の導電ペースト剤121とが相対向する様に、貼合せ基板111とTFT基板とを重ね合せ圧着加熱し、両基板を接着性電気接続体131を通して固定した。

【0066】次いで、やはり同一チャンバ内に図6に図示する貼合せ基板61と同一のものを装填しておいた。この貼合せ基板61の周囲には封止用接着剤117が塗布されており、この貼合せ基板61上のストライプ状ITO膜62とTFT基板に貼合せた貼合せ基板111の上面123側に転写された積層物の透明電極ITO膜21とが相対向する様に、両基板を重ね合せ圧着加熱して固定封止した。

【0067】図13は能動マトリックス4端子TFT-EL素子の概略図を示す。各画素の素子は2つのTFTと記憶コンデンサとEL素子とを含む、4端子方式の主な特徴はEL励起信号からのアドレッシング信号を分離する能力である。EL素子は論理TFT(T1)を介して選択され、EL素子に対する励起電力は電力TFT(T2)により制御される。記憶コンデンサはそれがいったん選択されたアドレスされたEL素子に励起電力を留めることを可能にする。斯くて回路はEL素子がアドレッシングに対して割り当てられた時間を無視して100%に近いデュティサイクルで動作することを許容する。

【0068】ゲートラインY_j、Y_{j+1}は、好ましくは640本、1120本などの様に多数本数配線し、順次ゲートパルスが印加される。ゲートパルスは、インテラース走査またはノン・インタラース走査の何れであってもよい。

【0069】ソース・ラインX_j、X_{j+1}、X_{j+2}は、

好ましくは840本、1280本などの様に多数本数配線し、ゲートパルスと同期させて、映像データに応じて設定した電圧の情報信号パルスが印加される。

【0070】図中のRELは赤色発光EL、GELは緑色発光EL、BELは青色発光ELで、ソースラインX_jには赤色の情報信号パルス、X_{j+1}には緑色情報パルス、X_{j+2}には赤色情報パルスが印加される。これによってフルカラー表示が行なわれる。

【0071】図14は、本発明のTFT基板141の代表例を示す平面図である。TFT1は図13のT1に対応し、TFT2は図13のT2に対応し、コンデンサ142は図13のCsに対応し、ドレイン電極パッド143は図13の各EL毎のT₂のドレイン接続電極に対応している。

【0072】図15は、図14のA-A'断面図である。図16は、図14のB-B'断面図である。

【0073】本発明で用いたTFT1及びTFT2としては、ガラス基板156上のソースバス151をn⁺ポリシリコンに接続し、ドレインをn⁺ポリシリコンに接続し、I型ポリシリコン膜をはさんで配置したゲート絶縁膜にPECVD(プラズマ増強CVD)152-SiO₂膜154を配置し、ゲートバス153をn⁺ポリシリコンに接続したトランジスタ構造を採用した。さらに、パシベーション膜155がドレイン電極パッド143の接続部位以外を覆って配置された。

【0074】本発明は、上述したトランジスタ構造に限定されることなく、アモルファスシリコンC微結晶シリコン半導体を用いたスタガー構造又はコプレナー構造の何れをも適用することができる。

【0075】また、本発明は、結晶シリコンを用いたSOI(シリコン・オン・インシュレータ)構造のMOSトランジスタに適用することができる。

【0076】コンデンサCsは、図16の一対のコンデンサ電極161と162及び該一対のコンデンサ電極間に設けたSiO₂膜154によって形成される。コンデンサ電極は、A1等によって成膜され、グランドバスと接続配線され、コンデンサ電極162はn⁺ポリシリコン膜によって成膜され、TFT2のドレインに接続される。

【0077】ゲートバス153及びソースバス151は、クロム/アルミ積層配線が好ましく用いられる。

【0078】パシベーション155としては、プラズマCVDによってチッ化シリコン膜が適している。

【0079】ドレイン電極パッド143としては、反射性能を持たせるために、アルミニウム、銀などの金属膜を用いることができるが、ITOやZnOの様な透明導電膜であってもよい。

【0080】図17は、本実施例で作成したTFTを用いたEL装置の断面図を表わしている。

【0081】本実施例で作成したアクティブマトリクス

駆動用EL装置は、表示のための駆動を実施したところ、20日以上に亘る80カンデラ/m²以上の連続発光に基づく動画表示が実現した。

【0082】本発明で用いるELとしては、上記したELの他に、他のEL、特に有機ELが好ましく、特にREL、GEL及びBELを構成するものが配置される。

【0083】具体的なREL、GEL及びBELを下記に列挙するが、本発明はこれらに限定されるものではなく、また有機ELの代わりに無機ELを適用することもできる。

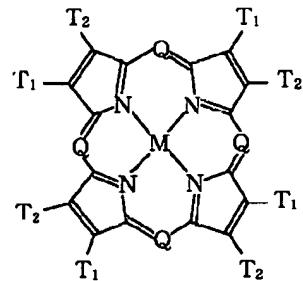
【0084】本発明の有機ELでの材料は、ScozzafavaのEPA349,265(1990)；Tangのアメリカ特許第4,356,429号；Van Slyke等のアメリカ特許第4,539,507号；Van Slyke等のアメリカ特許第4,720,432；Tang等のアメリカ特許第4,769,292号；Tang等のアメリカ特許第4,885,211号；Perry等のアメリカ特許第4,950,950；Littman等のアメリカ特許第5,059,861号；Van Slykeのアメリカ特許第5,047,687号；Scozzafava等のアメリカ特許第5,073,446号；Van Slyke等のアメリカ特許第5,059,862号；Van Slyke等のアメリカ特許第5,061,617号；Van Slykeのアメリカ特許第5,151,629号；Tang等のアメリカ特許第5,294,869号；Tang等のアメリカ特許第5,294,870号)に開示のものを用いることができる。EL層は陽極と接触する有機ホール注入及び移動帯と、有機ホール注入及び移動帯と接合を形成する電子注入及び移動帯とからなる。ホール注入及び移動帯は単一の材料又は複数の材料から形成され、陽極及び、ホール注入層と電子注入及び移動帯の間に介装される連続的なホール移動層と接触するホール注入層からなる。同様に電子注入及び移動帯は単一材料又は複数の材料から形成され、陽極及び、電子注入層とホール注入及び移動帯の間に介装される連続的な電子移動層と接触する電子注入層からなる。ホールと電子の再結合とルミネセンスは電子注入及び移動帯とホール注入及び移動帯の接合に隣接する電子注入及び移動帯内で発生する。有機EL層を形成する化合物は典型的には蒸着

により堆積されるが、他の従来技術によりまた堆積される。

【0085】好ましい実施例ではホール注入層からなる有機材料は以下のような一般的な式を有する：

【0086】

【外1】



【0087】ここで：

QはN又はC-R

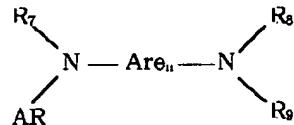
Mは金属、金属酸化物、又は金属ハロゲン化物

T1、T2は水素を表すか又はアルキル又はハロゲンのような置換基を含む不飽和六員環を共に満たす。好ましいアルキル部分は約1から6の炭素原子を含む一方でフェニルは好ましいアリル部分を構成する。

【0088】好ましい実施例ではホール移動層は芳香族第三アミンである。芳香族第三アミンの好ましいサブクラスは以下の式を有するテトラアリルジアミンを含む：

【0089】

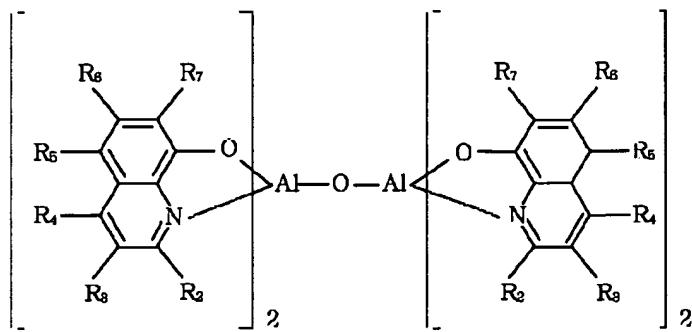
【外2】



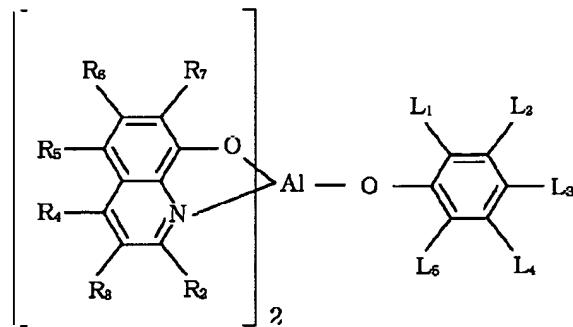
【0090】ここでAre_nはアリレン群であり、nは1から4の整数であり、Ar、R₇、R₈、R₉はそれぞれ選択されたアリル群である。好ましい実施例ではルミネセンス、電子注入及び移動帯は金属オキシノイド(oxidized)化合物を含む。金属オキシノイド化合物の好ましい例は以下の一般的な式を有する：

【0091】

【外3】



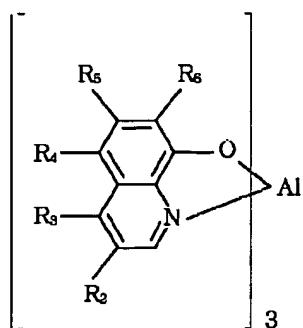
【0092】ここでR₂ - R₇ は置き換え可能性を表す。他の好ましい実施例では金属オキシノイド化合物は以下の式を有する：



【0094】ここでR₂ - R₇ は上記で定義されたものであり、L₁ - L₅ は集中的に1,2又はより少ない炭素原子を含み、それぞれ別々に1から1,2の炭素原子の水素又は炭水化物群を表し、L₁ , L₂ は共に、又はL₂ , L₃ は共に連合されたベンゾ環を形成しうる。他の好ましい実施例では金属オキシノイド化合物は以下の式である。

【0095】

【外5】



【0096】ここでR₂ - R₆ は水素又は他の置き換え可能性を表す。上記例は単にエレクトロルミネセンス層内で用いられるある好ましい有機材料を表すのみである。それらは本発明の視野を制限することを意図するものではなく、これは一般に有機エレクトロルミネセンス

【0093】
【外4】

層を指示するものである。上記例からわかるように有機EL材料は有機リガンドを有する配位化合物を含む。

【0097】

【発明の効果】本発明によれば、単純マトリクス駆動用EL装置、及びTFTを用いたアクティブマトリクス駆動用EL装置を大気に晒すずに連続させて製造させることができ、これによって、長時間の連続した高輝度発光を達成できた。

【0098】本発明によれば、三原色発光の有機エレクトロ・ルミネセンスを大気に晒すことなく、真空中、減圧空間中又は乾燥窒素雰囲気中において、同一基板上に形成することができ、これによって、長時間の連続した安定高輝度発光を実現したエレクトロ・ルミネセンス素子を提供することができた。

【図面の簡単な説明】

【図1】本発明で用いた多孔質シリコン膜を設けた単結晶シリコン基板の断面図である。

【図2】図1に図示する基板上に透明電極ITO膜を設けた時の態様を図示する断面図である。

【図3】図2に図示するITO膜上にEL膜を設けた時の態様を図示する断面図である。

【図4】図3に図示するEL膜の上に対向電極を積層させた時の態様を図示する断面図である。

【図5】張合わせ基板の一態様を図示する斜視図である。

【図6】対向側として用いた張合わせ基板の一態様を図示する斜視図である。

【図7】本発明で用いた単純マトリクス用EL装置のブロック図である。

【図8】本発明で用いた単純マトリクス駆動用電圧波形を示す駆動波形図である。

【図9】図8で用いた各信号のタイミング・チャート電圧波形図である。

【図10】図8で用いた駆動波形の各画素毎のタイミング・チャート電圧波形図である。

【図11】本発明で用いた張合わせ基板の別の態様を図示する斜視図である。

【図12】図11に図示する張合わせ基板の断面図である。

【図13】本発明で用いたアクティブマトリクス用EL装置の等価回路図である。

【図14】本発明で用いたTFT基板の平面図である。

【図15】図14のA-A'断面図である。

【図16】図14のB-B'断面図である。

【図17】本発明で製造されたアクティブマトリクス駆動用EL装置の断面図である。

【符号の説明】

11 単結晶シリコン基板

12 多孔質シリコン膜

21 透明電極ITO膜

3 EL膜

31 正孔注入層

32 発光層

33 Alq₃層

41 対向電極

51-61-111 張合わせ基板

52 ストライプ形状金属膜

53-131 接着性電気接続体

62 ストライプ形状ITO膜

112 透孔

121 導電ペースト剤

122 張合わせ基板111の下面

123 張合わせ基板111の上面

141 TFT基板

142 コンデンサー

143 ドレイン電極パッド

151 ソースバス

152 SiO₂膜

153 ゲートバス

154 PECVD膜

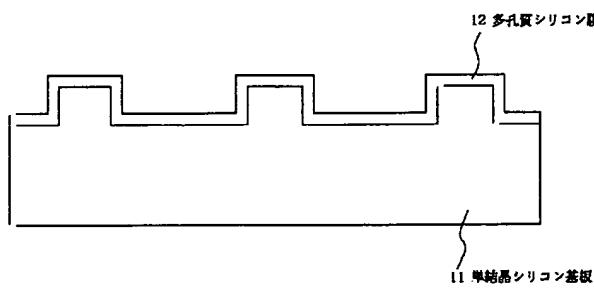
155 パシベーション膜

156 ガラス基板

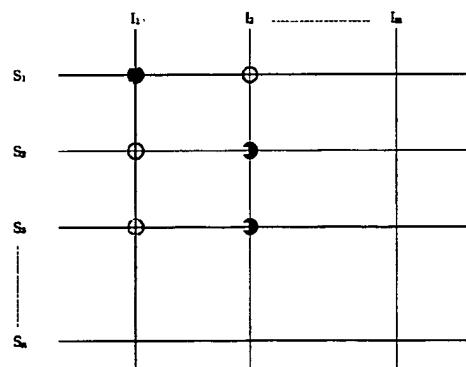
161-162 コンデンサー電極

171 封止用接着剤

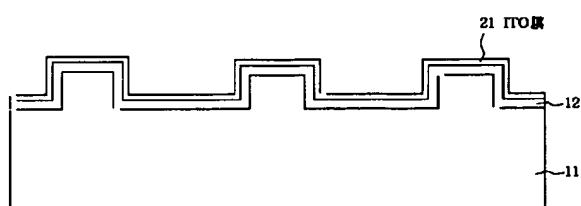
【図1】



【図7】



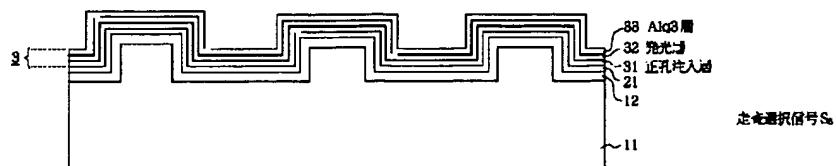
【図2】



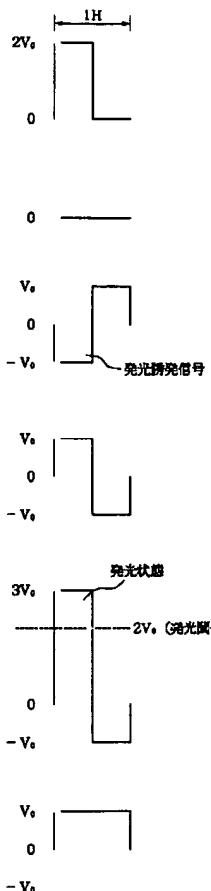
○：発光

●：非発光

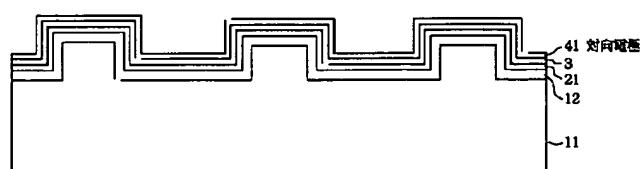
【図3】



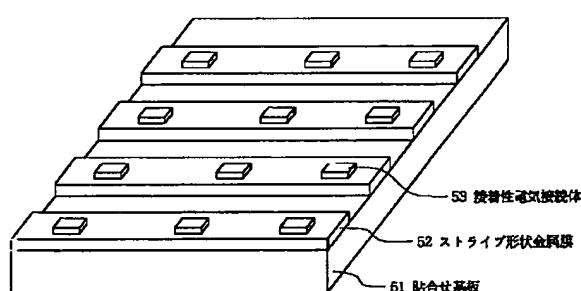
【図8】



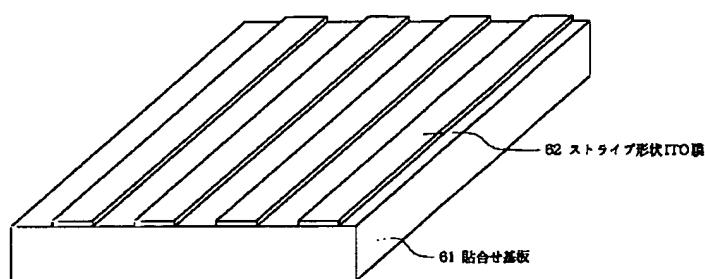
【図4】



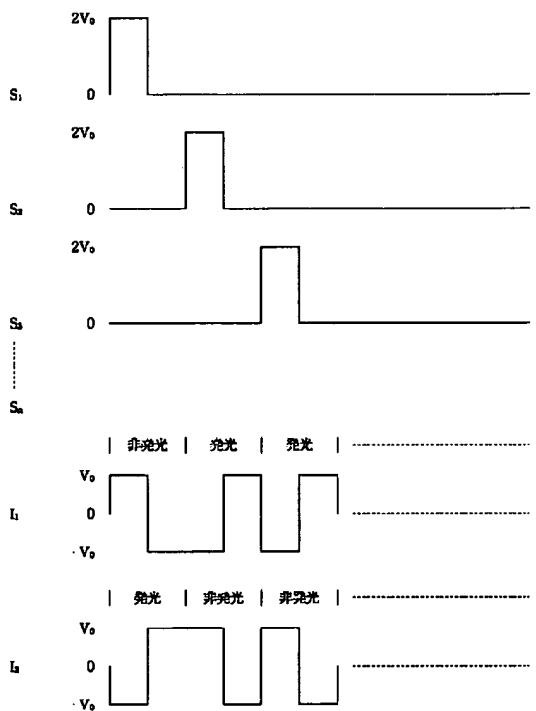
【図5】



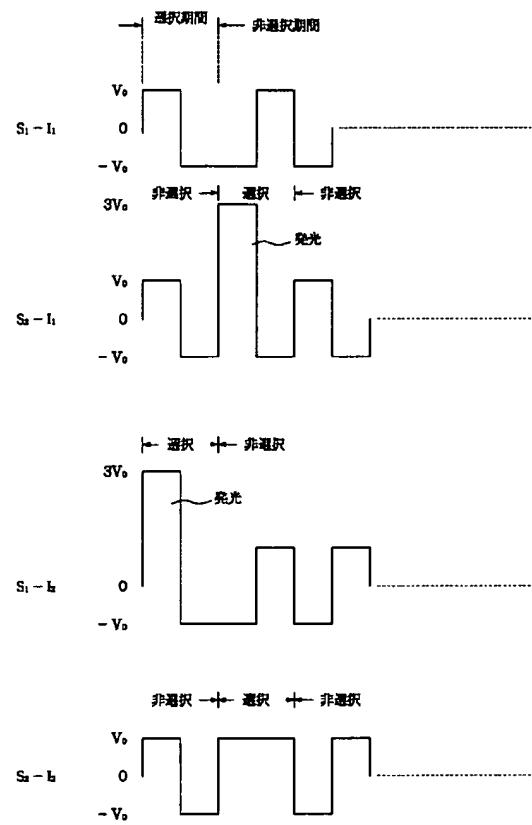
【図6】



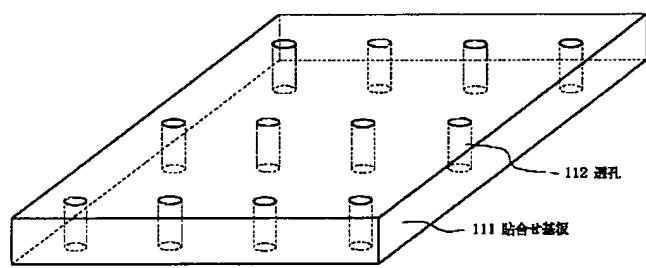
【図9】



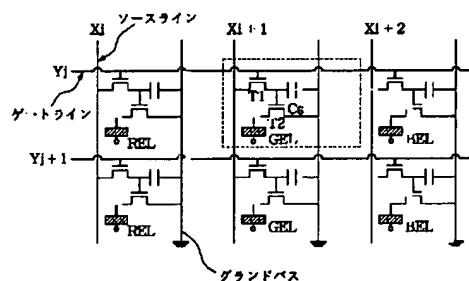
【図10】



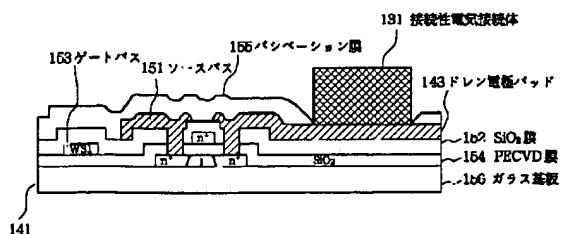
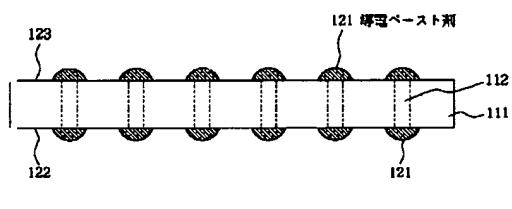
【図11】



【図13】

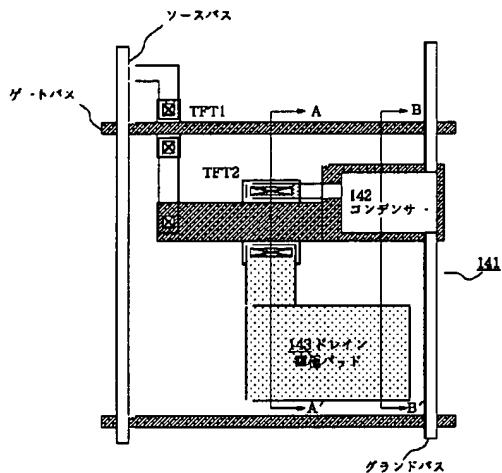


【図12】

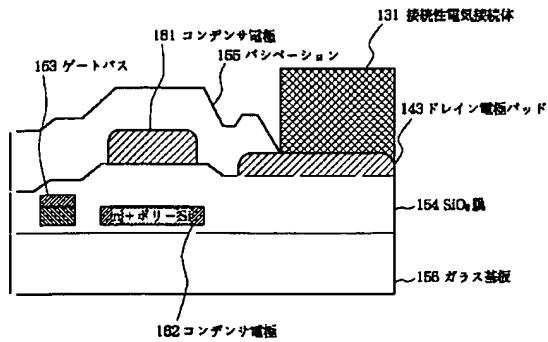


【図15】

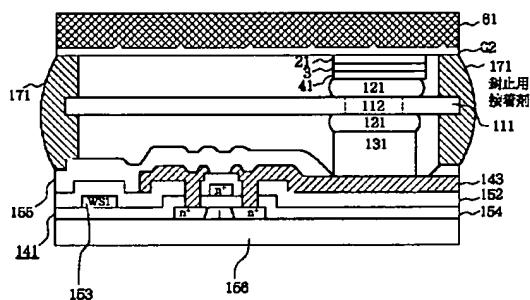
【図14】



【図16】



【図17】



フロントページの続き

(72)発明者 妹尾 章弘
東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

BLACK BORDERS

IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

FADED TEXT OR DRAWING

BLURRED OR ILLEGIBLE TEXT OR DRAWING

SKEWED/SLANTED IMAGES

COLOR OR BLACK AND WHITE PHOTOGRAPHS

GRAY SCALE DOCUMENTS

LINES OR MARKS ON ORIGINAL DOCUMENT

REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.